

課題 1: データパスの実装

コネクタは表裏どちら向きにも挿入できるよう点対称に設計されており、ほとんどの信号が二重化されています(図1)。

GND	TX1+	TX1-	V _{BUS}	CC1	D+	D-	SBU1	V _{BUS}	RX2-	RX2+	GND
GND	RX1+	RX1-	V _{BUS}	SBU2	D-	D+	CC2	V _{BUS}	TX2-	TX2+	GND
GND	+2X1	-2X1	V _{BUS}	CC2	+D	-D	SBU2	V _{BUS}	-1X1	+1X1	GND
GND	+2X2	-2X2	V _{BUS}	SBU1	-D	+D	CC1	V _{BUS}	-1X2	+1X2	GND

図1: ピンが点対称に配置されたUSB Type-Cコネクタ

このため、製品ではデータパスマルチプレクサ、スイッチが必要です。

製品ではデータパス・クロスバー、製品ではデータパス・クロスバー、データパスの実装方法には、

USB-C PHY

これまで見たように、外部スイッチは最短期間で製品を市場投入できますがコストがかかります。2 \times 1/2ポート方式ではシリコン面積が問題となります。内部スイッチは事実上 3.0でしか利用できません。リスクを抑えて最小限のシリコン面積で μ に統合するには、実証済みの μ を1個だけ使用する方法を推奨します。

シノプシスは、先端プロセス・ノードに対応した 3.0および 3.1向け μ 製品を複数発表しています。 μ は3.1および3.0 μ は2レーン・ソリューションで、2 \times 1/2方式と同じ利点を備えています。アナログ・スイッチは使用しないため、信号品質の低下はありません。 μ コネクタの挿入の向きに応じて、どちらか一方のレーンのみがアクティブになります。 μ は2レーン間で多くの回路を共有しており、2 \times 1/2方式に比べシリコン面積を大幅に抑えることができます。

課題 2: ハードウェアの分割

μ のハードウェアと機能をすべて1個の多目的 μ に統合することはできないため、同じ μ を使用してコスト、^{セン} _手 翻訳

仕様には、コネクタを使用して機器から最大100V の給電を可能にする機能があります。電圧および電流能力は、ピンに多重化されるメッセージを使用して検出します。を使用すると、電圧を から12、または20、まで引き上げることができ、電流は標準の00または00 から2、3、またはまで引き上げることができます。以外に、はホストとデバイスの動的なデータ・ロールの切り替え、およびの検出と設定にも使用します。

製品に必要なロジックはに統合できる場合もありますが、大電流に対応する場合は電源管理(L)に統合するのが理想的です。市場投入時間を最短化したい場合は、外部チップを使うこともあります。

このように、仕様では、多くの実装オプションを選ぶことができます。製品の種類に応じたオプションを選ぶことで、コスト、消費電力、面積をシステム・レベルで最適化したソリューションを構築できます。

USB Type-C Port Connector Interface

ハードウェアの分割を容易にするため、

ハイレベル ()仕様と

仕様では、

